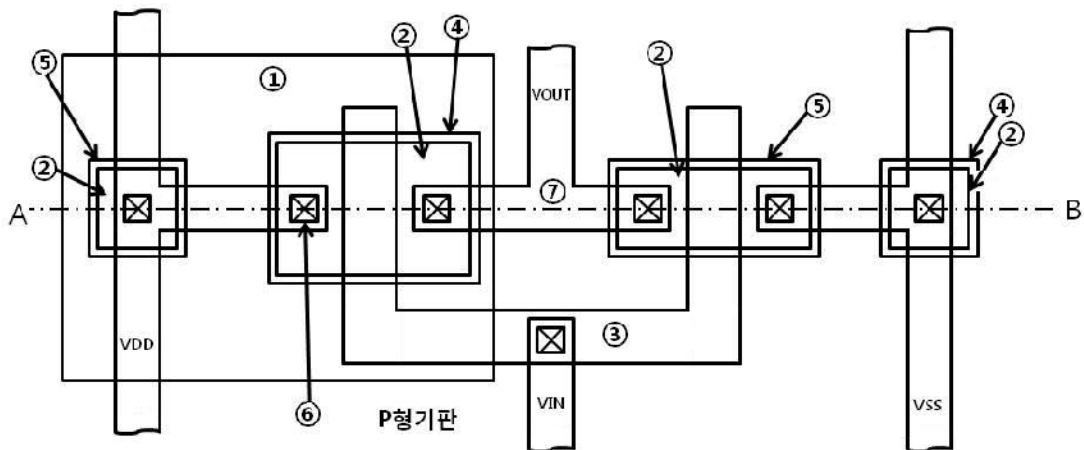


2012년도 제49회 변리사 제2차 국가자격시험 문제지

교시	시험과목	시험시간	수험번호	성명
2교시	반도체공학	120분		

【 A-1 】 (30점)

다음은 p형 기판을 사용하는 표준 CMOS 공정에서 7개의 기본 레이어(layer)를 이용한 인버터의 레이아웃 설계를 제시한 것이다. 여기서 ①레이어는 n 웰(well) 영역, ②레이어는 트랜지스터의 활성화(active) 영역을 결정한다.



- (1) ③~⑦의 각 레이어에 해당하는 마스크의 역할을 각각 설명하시오. (5점)
- (2) A-B 절단선에 대한 최종 제작 단면도(cross section)를 그리시오. (10점)
- (3) 게이트(gate), 드레인(drain), 소오스(source), 바디(body)를 포함하는 4단자 트랜지스터 심볼을 이용한 회로도를 완성하시오. (5점)
- (4) 일반적으로 n 웰 영역 내의 트랜지스터가 p형 기판 영역내의 트랜지스터보다 넓은 폭을 사용하는 이유를 설명하시오. (5점)
- (5) 트랜지스터에서 ③레이어 공정이 ④ 및 ⑤레이어 공정보다 먼저 수행되는 이유를 설명하시오. (5점)

【 A-2 】 (20점)

실리콘에서 일방적인(one-sided) 가파른 접합(abrupt junction) p^+n 접합에 대하여 다음 질문에 답하시오.

(1) 애벌런치(avalanche) 항복전압(breakdown voltage) V_{BR} 과 n 영역의 도핑 농도(N_d)와의 관계를 구하시오. (단, $V_{BR} \gg V_{bi}$ (내부전압, built-in voltage) 이고, 항복이 일어나는 임계 전기장(critical electric field)은 도핑 농도와 상관 없이 일정하다고 가정함) (10점)

(2) 외부 바이어스 V 를 가하여 공핍층의 폭(depletion-layer width)

$$W = \left[\frac{2\epsilon(V_{bi} - V)}{q} \left(\frac{N_a + N_d}{N_a N_d} \right) \right]^{\frac{1}{2}} \text{ 일 때, 내부전압 } V_{bi}, \text{ 공핍층의 폭 } W, \text{ 및}$$

접합용량(junction capacitance) C_j 를 구하시오. (단, 조건은 $\epsilon_r(\text{Si})=11.8$, $\epsilon_0=8.854 \times 10^{-14} \text{F/cm}$, $N_a=4 \times 10^{15} \text{cm}^{-3}$, $N_d=1 \times 10^{15} \text{cm}^{-3}$, $V=-5\text{V}$, 접합 단면적 $A=10^{-2} \text{cm}^2$, $kT/q=0.0259\text{V}$, $n_i=1.5 \times 10^{10} \text{cm}^{-3}$ 로 주어지고, 결과는 소수 4째 자리에서 반올림함) (10점)

【 B-1 】 (30점)

실리콘 기반 BJT 집적회로에 대하여 다음 질문에 답하시오.

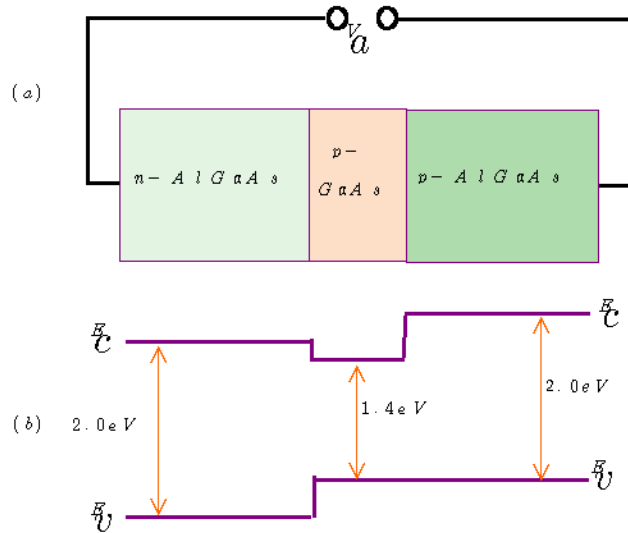
(1) 수직 구조 npn 트랜지스터의 컬렉터 단자에서 n^+ 실리콘과 금속 사이에 저항성(Ohmic) 접촉을 에너지 밴드 그림으로 설명하고, 그 접촉 부분에서 전류-전압 특성을 그림으로 설명하시오. (에너지 밴드 그림 설명 시 금속/ n^+ 실리콘/ n 형 에피층 영역만 표시하면 됨) (10점)

(2) 수직형 npn 트랜지스터에서 컬렉터 에피층의 농도($10^{16}/\text{cm}^3$), 베이스 농도($10^{18}/\text{cm}^3$), 이미터 농도($10^{20}/\text{cm}^3$)이다. 이미터-베이스(E-B), 베이스-컬렉터(B-C) 간의 접합 형성을 에너지 밴드 그림으로 설명하시오. 또한, 각각의 경우에 대해 상온(300K)에서의 내부전압(built-in voltage)을 계산하고 차이를 설명하시오. (10점)

(3) 위 (2)번의 조건에서 이미터-베이스 접합, 베이스-컬렉터 접합 각각의 경우에 대해, 역방향 전압 인가 시 항복(breakdown) 특성을 비교하여 설명하고, 이때의 전류-전압 특성을 그림으로 설명하시오. (10점)

【 B-2 】 (20점)

그림(a)는 대표적인 반도체 레이저 발광 소자인 $n\text{-AlGaAs}/p\text{-GaAs}/p\text{-AlGaAs}$ DH 구조(double heterostructure)의 개략도이며, (b)는 그림(a)의 구조에 대한 에너지 밴드(energy band) 그림이다.



- (1) 위와 같은 반도체 레이저(laser)가 발진(lasing)하기 위한 두 가지 기본 조건을 기술하시오. (6점)
- (2) 레이저가 방출되는 경우 전자와 정공의 이동경로를 그림(b)의 에너지 밴드 그림에 화살표로 표시하고, 활성층에서의 전자-정공 재결합(electron-hole recombination)에 의해 발생하는 레이저의 파장을 계산하시오.
(단, $h=6.63 \times 10^{-34}\text{Js}$, $c=3.0 \times 10^8\text{m/s}$, $1\text{eV}=1.6 \times 10^{-19}\text{J}$ 임) (6점)
- (3) 위의 그림과 같은 DH 구조의 장점을 언급하고, 활성층으로 사용된 $p\text{-GaAs}$ 를 대표적인 반도체 재료인 $p\text{-Si}$ 으로 대체했을 때 레이저 방출여부 및 그 원인을 설명하시오. (8점)