

2011년도 제48회 변리사 제2차 국가자격시험 문제지

교시	시험과목	시험시간	수험번호	성명
2교시	반도체공학	120분		

【 A-1 】 (30점)

최근 반도체 공정기술이 발달되면서 MOSFET에 인가되는 전압은 일정하고, 채널길이가 짧아지는(단채널길이) 경향이 뚜렷하다. (단, n-채널 MOSFET으로 가정한다.)

- (1) 이러한 단채널길이를 갖는 MOSFET에서 발생할 수 있는 펀치스루 (punchthrough) 현상을 소자 단면도와 캐리어 운동 매커니즘을 이용하여 설명하시오. (10점)
- (2) 펀치스루 현상이 소자 특성에 미치는 영향에 대하여 설명하시오. (10점)
- (3) 이 현상을 극복하기 위한 극소형 MOSFET 구조의 개발 방향에 대하여 논하시오. (10점)

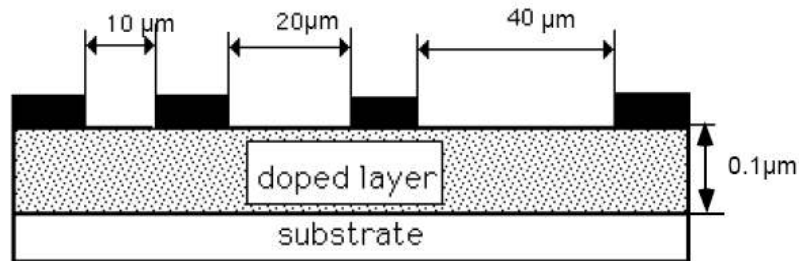
【 A-2 】 (20점)

- (1) GaAs(gallium arsenide)는 상온(300K)에서 진성캐리어 농도가 $9 \times 10^6/cm^3$ 이다. 여기에 $5 \times 10^9/cm^3$ 개의 실리콘 원자들을 주입하면 모두 이온화되는데, 10%는 Ga 원자를 대체하고, 90%는 As 원자를 대체한다. 이 경우 도너와 억셉터의 농도를 각각 구하시오. (10점)
- (2) 전자와 정공의 농도를 구하고 페르미준위와 진성페르미준위를 포함하는 band 구조를 그리고, $E_F - E_i$ 의 값을 표시하시오. (단, GaAs의 에너지 갭은 상온에서 1.42eV이다.) (10점)

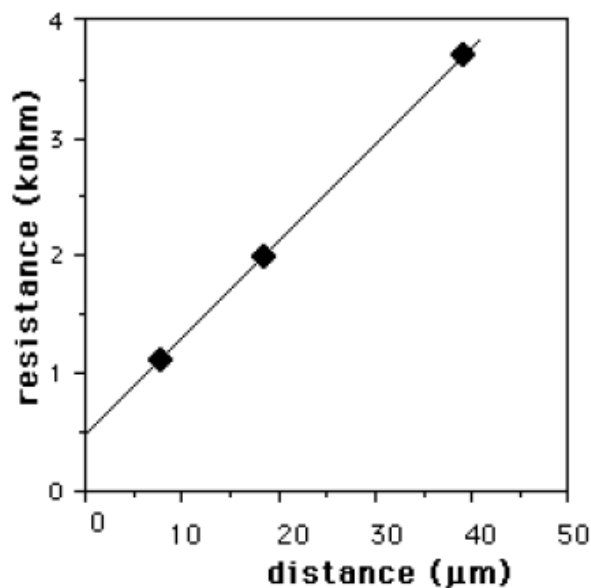
【 B-1 】 (30점)

그림 (a)와 같은 전송선 모델 형태로 저항성 접촉(ohmic contact) 사이의 거리에 따라 저항을 측정한 결과는 그림 (b)와 같다. 도핑한 n-형 두께는 $0.1\mu\text{m}$ 이고 기판은 도핑하지 않았다. (단, 소자의 폭은 $5\mu\text{m}$ 이고 전자의 이동도는 $1,000\text{ cm}^2/(\text{V}\cdot\text{s})$, 채널의 도핑은 균일하다고 가정하며, 전도도(conductivity)는 σ 이다.)

- (1) 두께가 $\delta[\text{m}]$, 폭과 길이가 $W[\text{m}]$ 인 저항의 표면(sheet) 저항을 식으로 나타내시오. (10점)
- (2) 그림(b)는 그림(a)에서 두 금속단자 사이의 거리가 10, 20, $40\mu\text{m}$ 인 경우의 (contact 저항을 포함한) 저항을 실측한 결과이다. 이 그림을 이용하여 접촉 (contact) 저항 R_c 와 표면저항(sheet resistance) $R_s[\Omega/\square]$ 를 구하시오. (10점)
- (3) 채널에서 전자의 농도를 구하시오. (10점)



(a)



(b)

【 B-2 】 (20점)

$10^{15}/\text{cm}^3$ 의 도너로 도핑된 실리콘이 있다. $kT = 0.026[eV]$ 이고, 전자와 정공의 평균 수명은 모두 1ms 이며, 진성 캐리어 농도는 $1 \times 10^{10}/\text{cm}^3$ 로 가정할 때, 다음 물음에 답하시오.

- (1) 평형 상태의 전자와 정공의 농도를 구하고 진성 Fermi 준위에 대한 페르미 준위($E_F - E_i$)를 구하시오. (6점)
- (2) 빛이 들어와서 $10^{15}/(\text{cm}^3 \cdot \text{s})$ 의 광생성이 일어나는 경우, 캐리어는 실리콘에 균일하게 분포한다고 가정할 때, 전체 전자와 정공의 농도를 구하고 각 캐리어의 Quasi-Fermi 준위의 위치를 계산하시오. (7점)
- (3) 빛이 증가해서 $10^{21}/(\text{cm}^3 \cdot \text{s})$ 의 광생성이 일어나는 경우 캐리어는 실리콘에 균일하게 분포한다고 가정할 때, 전체 전자와 정공의 농도를 구하고 각 캐리어의 Quasi-Fermi 준위의 위치를 계산하시오. (7점)