

2011년도 제48회 변리사 제2차 국가자격시험 문제지

교시	시험과목	시험시간	수험번호	성명
2교시	회로이론	120분		

【 A-1 】 (30점)

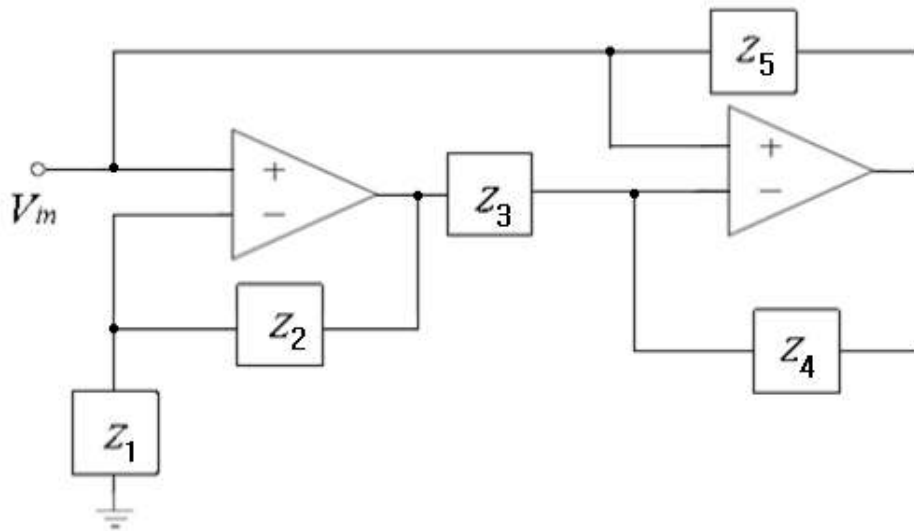
실효전압이 $220[V_{rms}]$ 이고 주파수가 $60[Hz]$ 인 전압원에 지상역률 0.8인 부하를 연결할 경우, 부하에서 소모되는 유효전력 P_L 이 $2[kW]$ 이었다. 아래 주어진 물음에 답하시오.

- (1) 역률개선용 병렬 커패시터를 연결하기 전 원래의 부하회로 $Z_L = R_L + jX_L$ 을 구하시오. (10점)
- (2) 부하가 지상역률인 경우 병렬 커패시터를 달아 역률을 개선할 수 있다. 부하의 역률을 지상역률 0.9로 향상시키기 위한 역률 보상회로를 구하시오. (단, 역률 보상회로에 사용되는 병렬 커패시터는 실제 소자로 내부 저항이 존재한다. 병렬 커패시터의 내부 병렬저항은 $1[k\Omega]$ 으로 가정하시오) (10점)
- (3) 병렬 커패시터로 역률을 개선하면 어떠한 효과(이점)가 생기는가? 이때 병렬 커패시터는 어떤 역할을 하는지 역률 개선효과에 맞추어 설명하시오. (10점)

【 A-2 】 (20점)

다음 그림은 “일반화된 임피던스 컨버터(GIC : Generalized Impedance Converter)” 회로이다. 여기서 연산증폭기(OP-Amp)는 이상적(ideal)이라고 가정하자. 아래 두 경우에 대해서 각각 답하시오.

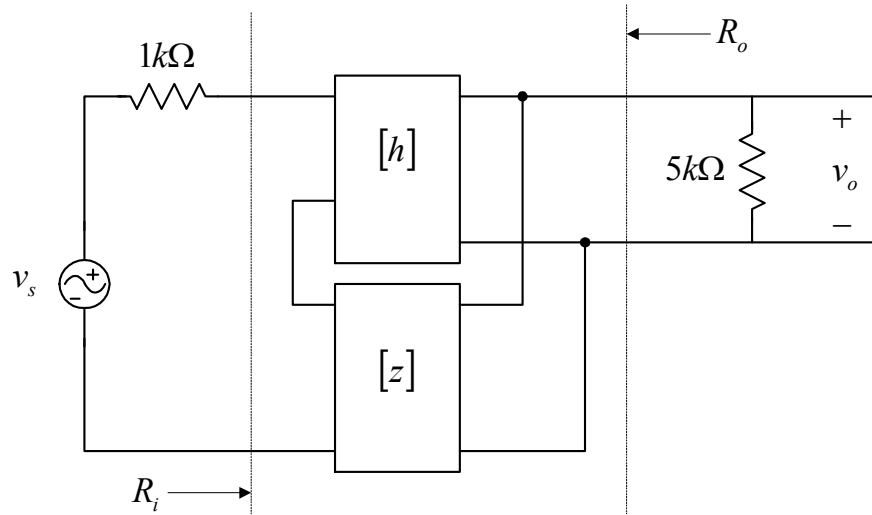
- (1) Z_4 만 커패시터(커패시턴스 C)이고, Z_1, Z_2, Z_3, Z_5 는 모두 같은 값을 갖는 저항(저항값 R)으로 구성할 때 입력임피던스 Z_{in} 를 계산하고, 회로 설계의 관점에서 이 회로 구성의 의미를 설명하시오. (10점)
- (2) Z_3 와 Z_5 는 같은 값을 갖는 커패시터(커패시턴스 C)이고, Z_1, Z_2, Z_4 는 같은 값을 갖는 저항(저항값 R)으로 구성할 때 입력임피던스 Z_{in} 를 계산하고, 이 회로를 교류 안정 상태(AC steady state)에서 동작시킬 때 이 회로의 동작 특성을 설명하시오. (10점)



【 B-1 】 (30점)

다음 회로에 대하여 주어진 물음에 답하시오.

단, $[h] = \begin{bmatrix} 1k\Omega & 0 \\ 100 & 0.1mV \end{bmatrix}$, $[z] = \begin{bmatrix} 3k\Omega & -1k\Omega \\ 0 & 10k\Omega \end{bmatrix}$



(1) 2개의 4단자망의 등가회로를 이용하여 전체회로의 등가회로를 구하시오. (10점)

(2) 전압증폭율, $A_v = \frac{v_o}{v_s}$ 의 값을 구하시오. (5점)

(3) 입력저항, R_i 의 값을 구하시오. (5점)

(4) 회로의 독립전원을 모두 제거하고(전압원을 단락시키고 전류원은 개방시킨다) 출력단에서 들여다 본 저항 R_o 을 계산하시오. 그리고 출력저항($5k\Omega$) 을 제외한 나머지 회로에 대한 테브낭 등가회로에서의 등가저항을 구하여 그 값을 R_o 와 비교하시오. (10점)

【 B-2 】 (20점)

다음 회로에 인가되는 입력파형이 아래와 같은 반파 정류된 코사인파 주기함수일 경우 출력 파형 $v_o(t)$ 를 푸리에 급수로 표현하시오.

